



UNIVERSIDADE FEDERAL DE UBERLÂNDIA

Faculdade de Computação

Av. João Naves de Ávila, nº 2121, Bloco 1A - Bairro Santa Mônica, Uberlândia-MG,
CEP 38400-902

Telefone: (34) 3239-4144 - <http://www.portal.facom.ufu.br/> facom@ufu.br



PLANO DE ENSINO

1. IDENTIFICAÇÃO

Componente Curricular:	Arquitetura e Organização de Computadores 1						
Unidade Ofertante:	Faculdade de Computação						
Código:	FACOM49050	Período/Série:	5 ^o	Turma:	V		
Carga Horária:			Natureza:				
Teórica:	60	Prática:	0	Total:	60	Obrigatória: (X)	Optativa: ()
Professor(A):	Claudio Camargo Rodrigues			Ano/Semestre:	2022-2		
Observações:							

2. EMENTA

Histórico da Evolução dos Computadores Digitais; Níveis de Máquinas Virtuais; Organização Estruturada de Computadores; Arquitetura Von Neumann: Unidade Central de Processamento, Sistema Hierárquico de Memória, Sistema de Interconexão, Mecanismos e Técnicas de E/S; Nível de Microarquitetura; Arquitetura do Conjunto de Instruções; Programação em Linguagem em Nível de Máquina (*assembly*).

3. JUSTIFICATIVA

- Desenvolver um entendimento dos limites e potencialidades da operação de uma microarquitetura de processamento.
- Desenvolver soluções de softwares eficientes escritas em linguagem de montagem (*assembly*), usando a Arquitetura do Conjunto de Instruções.

4. OBJETIVO

Objetivo Geral:

- Apresentar os conceitos básicos de arquitetura de computadores; compreender a arquitetura do conjunto de instruções; Compreender como o elemento processador, memória principal e dispositivos de entrada e saída se inter-relacionam; exercitar estes conceitos utilizando a *linguagem assembly*;

Objetivos Específicos:

- Compreender como se dá a execução de um programa.
- Adquirir habilidades e competências para explorar os recursos de hardware.

5. PROGRAMA

I. Arquitetura e Organização: Visão Abrangente.
- Introdução.

- Evolução dos Computadores e Desempenho.
- II. O Sistema Computador.
 - Barramento do Sistema.
 - Memória Interna.
 - Memória Externa.
 - Entrada/Saída.
 - Suporte ao Sistema Operacional.
- III. Unidade de Processamento Central (CPU).
 - Aritmética do Computador.
 - Conjunto de Instruções: Características e Funções.
 - Conjunto de Instruções: Modos de Endereçamento e Formatos.
 - CPU: Estrutura e Função.
- IV. Programação em Linguagem de Montagem (Assembly)

6. METODOLOGIA

- O conteúdo será apresentado na forma expositiva em modo presencial.
- O conhecimento será verificado e explorado em testes conceituais e atividades de programação de arquiteturas de computadores.
- O aprendizado será avaliado através de provas, pequenos projetos de programação e exercícios conceituais.

Atividades Presenciais: 72 horas/aula

- segunda-feira - 08:50 - 10:40
- terça-feira - 08:50 - 10:40

Cronograma das Atividades Presenciais:

Semana	Conteúdo/Descrição	Carga Horária
1ª	Arquitetura e Organização de Computadores: Visão Abrangente	4
2ª	Arquitetura e Organização de Computadores: História e Evolução	4
3ª	Capítulo 01 - A Unidade Central de Processamento	4
4ª	Capítulo 02 - Aritmética Computacional - Representação Inteira;	4
5ª	Capítulo 02 - Aritmética Computacional - Representação Inteira;	4
6ª	Capítulo 03 - Aritmética Computacional - Representação em Ponto Flutuante;	4
7ª	Capítulo 03 - Aritmética Computacional - Representação em Ponto Flutuante;	4
8ª	Capítulo 04 - Organização Hierárquica de Memória - Memória Interna	4
9ª	Capítulo 04 - Organização Hierárquica de Memória - Memória Cache;	4
10ª	Revisão e Avaliações	4
11ª	Capítulo 05 - Sistema de Interconexão;	4
12ª	Capítulo 06 - Sistema de Interconexão;	4
13ª	Capítulo 07 - Sistema de Entrada e Saída;	4
14ª	Capítulo 07 - Sistema de Entrada e Saída;	4
15ª	Capítulo 08 - Memória Externa;	4
16ª	Capítulo 08 - Memória Externa;	4
17ª	Revisão e Avaliações	4
Carga Horária Total da Atividades Síncronas:		68

Cronograma das Atividades Assíncronas:

Semana	Conteúdo/Descrição	Carga Horária
--------	--------------------	---------------

1ª	Arquitetura do IAS	2
2ª	Arquitetura do MIPS;	2
3ª	Programando em MIPS Assembly - Parte 1;	2
4ª	Programando em MIPS Assembly - Parte 2;	2
5ª	Programando em MIPS Assembly - Parte 3;	2
6ª	Programando em MIPS Assembly - Parte 4;	2
Carga Horária Total da Atividades Assíncronas:		12

7. AVALIAÇÃO

Os estudantes serão avaliados pelo seu entendimento dos conceitos apresentados em aulas remotas síncronas, sua habilidade de aplicar estes conceitos em problemas exercícios e outros projetos.

A avaliação final será determinada pela seguinte distribuição:

- 2 Testes conceituais de múltipla escolha - 10 pontos
- 2 Projetos de programação em nível de máquina - 10 pontos
- 4 Listas de Exercícios preparatórios - 20 pontos
- 2 Provas dissertativas - 60 pontos

O conteúdo para cada prova de avaliação será acumulativo.

Cada atividade de avaliação proposta terá uma data limite para sua submissão ao avaliador. Trabalhos submetidos com atraso serão aceitos, mas serão penalizados em 20% do valor total pelo atraso e mais um ponto a cada dia de atraso segundo juízo do instrutor. Como mecanismo de recuperação de avaliação de aprendizagem será aplicado uma prova exame aos discentes com frequência igual ou superior a 75%. A prova exame contemplará todo o conteúdo da disciplina e o discente obterá aprovação se alcançar rendimento igual ou superior a 60% da prova exame.

Datas, horários e Local da avaliação:

- 25/05/2023 - Primeira Avaliação – 08:50 até as 10:40

20/06/2023 - Segunda Avaliação – 08:50 até as 10:40

8. BIBLIOGRAFIA

Básica

Será utilizada no decorrer das aulas. No mínimo 3 (três) títulos. Cada título citado deve ter um exemplar na Biblioteca para cada 6 estudantes de seu curso.

Complementar

Para enriquecimento dos estudos. No mínimo 5 títulos.

9. APROVAÇÃO

Aprovado em reunião do Colegiado realizada em: ___/___/___

Coordenação do Curso de Graduação: _____



Documento assinado eletronicamente por **Cláudio Camargo Rodrigues, Professor(a) do Magistério Superior**, em 31/01/2023, às 19:52, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código



verificador **4230418** e o código CRC **7E1C4FAF**.

Referência: Processo nº 23117.005106/2023-92

SEI nº 4230418