



UNIVERSIDADE FEDERAL DE UBERLÂNDIA

Faculdade de Computação

Av. João Naves de Ávila, nº 2121, Bloco 1A - Bairro Santa Mônica, Uberlândia-MG, CEP 38400-902

Telefone: (34) 3239-4144 - <http://www.portal.facom.ufu.br> / facom@ufu.br



PLANO DE ENSINO

1. IDENTIFICAÇÃO

Componente Curricular:	Arquitetura e Organização de Computadores 1				
Unidade Ofertante:	Faculdade de Computação				
Código:	FACOM49050	Período/Série:	5º	Turma:	V
Carga Horária:				Natureza:	
Teórica:	60	Prática:	0	Total:	60
Professor(A):	Claudio Camargo Rodrigues			Ano/Semestre:	2025-1
Observações:					

2. EMENTA

Histórico da Evolução dos Computadores Digitais; Níveis de Máquinas Virtuais; Organização Estruturada de Computadores; Arquitetura Von Neumann: Unidade Central de Processamento, Memória Principal e Unidade de E/S; Nível de Microarquitetura; Arquitetura do Conjunto de Instruções; Programação em Linguagem em Nível de Máquina (*assembly*).

3. JUSTIFICATIVA

- Desenvolver um entendimento dos limites e potencialidades da operação de uma microarquitetura de processamento.
- Desenvolver soluções de softwares eficientes escritas em linguagem de montagem (*assembly*), usando a Arquitetura do Conjunto de Instruções.

4. OBJETIVO

Objetivo Geral:

Apresentar os conceitos básicos de arquitetura de computadores; compreender a arquitetura do conjunto de instruções; Compreender como o elemento processador, memória principal e dispositivos de entrada e saída se inter-relacionam; exercitar estes conceitos utilizando a *linguagem assembly*;

Objetivos Específicos:

Compreender como se dá a execução de um programa.

Adquirir habilidades e competências para explorar os recursos de hardware.

5. PROGRAMA

I. Arquitetura e Organização: Visão Abrangente.

- Introdução.
- Evolução dos Computadores e Desempenho.

II. O Sistema Computador.

- Barramento do Sistema.
- Memória Interna.
- Memória Externa.
- Entrada/Saída.
- Suporte ao Sistema Operacional.

III. Unidade de Processamento Central (CPU).

- Aritmética Computacional.
- Conjunto de Instruções: Características e Funções.
- Conjunto de Instruções: Modos de Endereçamento e Formatos.
- CPU: Estrutura e Função.
- Paralelismo ao Nível de Instruções e Processadores Superescalares.

IV. Programação em Linguagem de Montagem (Assembly)

6. METODOLOGIA

- O conteúdo será apresentado na forma expositiva em modo presencial.
- O conhecimento será verificado e explorado em testes conceituais e atividades de programação de arquiteturas de computadores.
- O aprendizado será avaliado através de provas, pequenos projetos de programação e exercícios conceituais.

Cronograma das Atividades Presenciais: 72 horas/aula

Horários das atividades síncronas:

- segunda-feira - 08:50 - 10:30
- terça-feira - 08:50 - 10:30

Semana	Conteúdo/Descrição	Carga Horária
1ª	Arquitetura e Organização de Computadores: Visão Abrangente	4
2ª	Arquitetura e Organização de Computadores: História e Evolução	4
3ª	Capítulo 01 – A Unidade Central de Processamento	4
4ª	Capítulo 02 – Aritmética Computacional – Representação Inteira;	4
5ª	Capítulo 02 – Aritmética Computacional – Representação Inteira;	4
6ª	Capítulo 03 – Aritmética Computacional – Representação em Ponto Flutuante;	4
7ª	Capítulo 03 – Aritmética Computacional – Representação em Ponto Flutuante;	4
8ª	Capítulo 04 – Organização Hierárquica de Memória – Memória Interna	4
9ª	Capítulo 04 – Organização Hierárquica de Memória – Memória Cache;	4
10ª	Revisão e Avaliações	2
11ª	Capítulo 05 – Sistema de Interconexão;	4

12 ^a	Capítulo 06 – Sistema de Interconexão;	4
13 ^a	Capítulo 07 – Sistema de Entrada e Saída;	4
14 ^a	Capítulo 07 – Sistema de Entrada e Saída;	4
15 ^a	Capítulo 08 – Memória Externa;	4
16 ^a	Capítulo 08 – Memória Externa;	4
Carga Horária Total da Atividades Presenciais:		62

Cronograma das Atividades Extra classe:

Semana	Conteúdo/Descrição	Carga Horária
1 ^a	Arquitetura do IAS	1
2 ^a	Arquitetura do MIPS;	1
3 ^a	Programando em MIPS Assembly - Parte 1;	2
4 ^a	Programando em MIPS Assembly - Parte 2;	2
5 ^a	Programando em MIPS Assembly - Parte 3;	2
6 ^a	Programando em MIPS Assembly - Parte 4;	2
Carga Horária Total da Atividades Extra classe:		10

plataforma MS Teams - equipe: AOC1_Meca - canal: Labs

7. AVALIAÇÃO

Os estudantes serão avaliados pelo seu entendimento dos conceitos apresentados em aulas presenciais síncronas e assíncronas, sua habilidade de aplicar estes conceitos em problemas exercícios e outros projetos.

A avaliação final será determinada pela seguinte distribuição:

- 2 Projetos de programação em nível de máquina - 20 pontos
- 3 Testes Objetivos – 15 pontos
- 3 Provas Dissertativas - 65 pontos

O conteúdo para cada prova de avaliação será acumulativo. Como mecanismo de recuperação de avaliação de aprendizagem será aplicado uma prova exame aos discentes com frequência igual ou superior a 75%. A prova exame contemplará todo o conteúdo da disciplina e o discente obterá aprovação se alcançar rendimento igual ou superior a 60% da prova exame.

Datas, horários e Local da avaliação:

- 15/07/2025 - Primeira Avaliação
- 19/08/2025 - Segunda Avaliação
- 16/09/2025 - Terceira Avaliação

8. BIBLIOGRAFIA

Básica

- I. Arquitetura e Organização de Computadores, William Stallings, Prentice-Hall, 5a. Edição
- II. Organização e Projeto de Computadores: Interface de Hardware/Software, David A. Patterson e John L. Hennessy, ed. Campus, 2006.

Complementar

- I. Organização Estruturada de Computadores, Andrew S. Tanenbaum, Prentice Hall, 5a. Edição, 2007.

Internet Books

9. APROVAÇÃO

Aprovado em reunião do Colegiado realizada em: ____/____/____

Coordenação do Curso de Graduação: _____



Documento assinado eletronicamente por **Cláudio Camargo Rodrigues**,
Professor(a) do Magistério Superior, em 17/07/2025, às 21:09, conforme
horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site
https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código
verificador **6456137** e o código CRC **DF9FAA76**.

Referência: Processo nº 23117.042791/2025-08

SEI nº 6456137